



Offre n°2025-09026

Doctorant F/H Programmation asynchrone sous contraintes mémoire

Type de contrat : Fixed-term contract

Niveau de diplôme exigé : Graduate degree or equivalent

Fonction : PhD Position

Niveau d'expérience souhaité : Recently graduated

A propos du centre ou de la direction fonctionnelle

Le Centre Inria de l'Université Grenoble Alpes, regroupe un peu moins de 600 personnes réparties au sein de 24 équipes de recherche et 9 services support à la recherche.

Son effectif est distribué sur 3 campus à Grenoble, en lien étroit avec les laboratoires et les établissements de recherche et d'enseignement supérieur (Université Grenoble Alpes, CNRS, CEA, INRAE, ...), mais aussi avec les acteurs économiques du territoire.

Présent dans les domaines du calcul et grands systèmes distribués, logiciels sûrs et systèmes embarqués, la modélisation de l'environnement à différentes échelles et la science des données et intelligence artificielle, le Centre Inria de l'Université Grenoble Alpes participe au meilleur niveau à la vie scientifique internationale par les résultats obtenus et les collaborations tant en Europe que dans le reste du monde.

Contexte et atouts du poste

Ecole doctorale [MSTII](#), Université Grenoble Alpes.

Encadrant [Fabrice Rastello](#)

Dans le cadre du projet Holigrail du PEPR IA, l'équipe CORSE participe au développement d'infrastructures de compilation optimisante pour le deep learning. C'est dans ce cadre qu'elle développe des outils permettant d'analyser un code optimisé afin, en particulier, de faciliter le "debug de performance". Elle développe aussi des outils de prédiction de performance à la fois basée sur des approches empiriques mais aussi sur des approches analytiques ou comportementales. Ces prédictions plus rapides qu'un cycle complet de compilation+exécution servent à la fois à l'optimisation de performance mais aussi à des passes de compression effectuées en amont de la compilation (eg élagage, décomposition, etc). Ces modèles comportementaux sont basés sur des techniques de "reverse engineering" de micro-architecture. C'est ce à quoi cette thèse se propose de contribuer.

Mission confiée

La mission principale est de mener un projet de recherche doctoral visant à résoudre le défi croissant de la compréhension des performances des microarchitectures de processeurs modernes. Face à la prolifération de conceptions complexes et hétérogènes (Intel P/E-cores, ARM spécialisés comme Google Axion, AWS Graviton), il est crucial de développer des méthodologies de caractérisation plus évolutives, précises et portables que les approches existantes en "boîte noire" ou "boîte blanche".

Le ou la doctorant(e) aura pour objectif principal d'établir un nouveau paradigme de modélisation "boîte grise", qui exploite la stabilité des principes de conception fondamentaux des pipelines superscalaires, tels que l'algorithme de Tomasulo. Cette approche intermédiaire permettra d'obtenir des insights plus profonds que les méthodes basées sur l'observation pure (boîte "blanche", sans la complexité et le manque de portabilité des analyses basées sur l'ingénierie inverse (boîtes "noires")).

Les activités principales dans le cadre de cette thèse incluront :

- Développer une méthodologie pour générer des micro-benchmarks portables : Concevoir des benchmarks capables de créer des goulots d'étranglement analytiques et ciblés au sein du pipeline du processeur, indépendamment des spécificités et de la documentation obscure des fournisseurs.
- Formuler la tâche d'inférence des paramètres matériels comme un problème d'optimisation contrainte : Intégrer les régularités architecturales inhérentes du pipeline comme des contraintes fortes, guidant le processus d'inférence vers des modèles de performance précis et fidèles à la microarchitecture réelle.

- Concevoir un modèle générique et portable du pipeline de processeur :
Élaborer un modèle holistique qui représente fidèlement les interactions complexes entre les composants *frontend* et *backend* du processeur, offrant ainsi une compréhension plus complète et réaliste du comportement microarchitectural.

Ce projet de thèse contribuera de manière significative à la recherche académique en offrant une nouvelle approche pour la compréhension et la prédiction des performances des CPU superscalaires. Les résultats permettront non seulement d'avancer la science fondamentale des architectures informatiques, mais aussi de fournir des outils essentiels pour l'optimisation des logiciels haute performance dans un écosystème matériel en constante mutation notamment dans le domaine du deep learning.

Principales activités

Principales activités :

- développement d'algorithmes de benchmarking
- diffusion scientifique

Compétences

Compétences techniques et niveau requis : micro-architecture matérielle, compteurs matériels, code bas niveau (assembleur), bonnes compétences en algorithmique et en système

Langues : Anglais, Français

Avantages

- Restauration subventionnée
- Transports publics remboursés partiellement
- Congés : 7 semaines de congés annuels + 10 jours de RTT (base temps plein) + possibilité d'autorisations d'absence exceptionnelle (ex : enfants malades, déménagement)
- Possibilité de télétravail (90 jours par an flottants) et aménagement du temps de travail (sauf pour les stagiaires et apprentis)
- Prestations sociales, culturelles et sportives (Association de gestion des œuvres sociales d'Inria)

- Accès à la formation professionnelle
- Participation employeur mutuelle santé (sous conditions)

Rémunération

2 200 euros brut /mois

Informations générales

- **Thème/Domaine** : Architecture, Languages and Compilation Software engineering (BAP E)
- **Ville** : grenoble
- **Centre Inria** : [Centre Inria de l'Université Grenoble Alpes](#)
- **Date de prise de fonction souhaitée** : 2025-09-01
- **Durée de contrat** : 3 years
- **Date limite pour postuler** : 2025-07-18

Contacts

- **Équipe Inria** : [CORSE](#)
- **Directeur de thèse** :
Rastello Fabrice / fabrice.rastello@inria.fr

A propos d'Inria

Inria est l'institut national de recherche dédié aux sciences et technologies du numérique. Il emploie 2600 personnes. Ses 215 équipes-projets agiles, en général communes avec des partenaires académiques, impliquent plus de 3900 scientifiques pour relever les défis du numérique, souvent à l'interface d'autres disciplines. L'institut fait appel à de nombreux talents dans plus d'une quarantaine de métiers différents. 900 personnels d'appui à la recherche et à l'innovation contribuent à faire émerger et grandir des projets scientifiques ou entrepreneuriaux qui impactent le monde. Inria travaille avec de nombreuses entreprises et a accompagné la création de plus de 200 start-up. L'institut s'efforce ainsi de répondre aux enjeux de la transformation numérique de la science, de la société et de l'économie.

L'essentiel pour réussir

Le candidat devra avoir un excellent niveau de programmation, une bonne connaissance pour les détails micro-architecturaux de cpu (super-scalaires), de bonnes notions de système et d'optimisation de performance. Le sujet requiert également un esprit analytique ainsi qu'une bonne créativité.

Attention: Les candidatures doivent être déposées en ligne sur le site Inria. Le traitement des candidatures adressées par d'autres canaux n'est pas garanti.

Consignes pour postuler

Les candidatures doivent être déposées en ligne sur le site Inria.

Les candidatures doivent comprendre un CV, une lettre de motivation, copie du relevé de notes de master (au moins M2), une lettre de recommandation du responsable du stage de Master (ou équivalent), possiblement lettre de recommandation du responsable de master.

Sécurité défense :

Ce poste est susceptible d'être affecté dans une zone à régime restrictif (ZRR), telle que définie dans le décret n°2011-1425 relatif à la protection du potentiel scientifique et technique de la nation (PPST). L'autorisation d'accès à une zone est délivrée par le chef d'établissement, après avis ministériel favorable, tel que défini dans l'arrêté du 03 juillet 2012, relatif à la PPST. Un avis ministériel défavorable pour un poste affecté dans une ZRR aurait pour conséquence l'annulation du recrutement.

Politique de recrutement :

Dans le cadre de sa politique diversité, tous les postes Inria sont accessibles aux personnes en situation de handicap.